

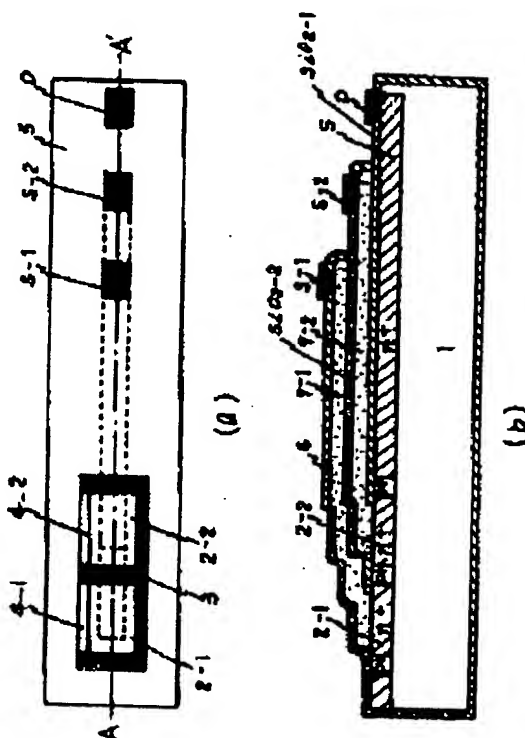
COMPOUND FIELD EFFECT TRANSISTOR FOR ION SENSOR

Patent number: JP56076043
 Publication date: 1981-06-23
 Inventor: ITOU YOSHITAKA
 Applicant: SHINDENGEN ELECTRIC MFG
 Classification:
 - International: G01N27/00; G01N27/30; H01L29/78; G01N27/00;
 G01N27/30; H01L29/66; (IPC1-7): G01N27/00;
 G01N27/30; H01L29/78
 - european:
 Application number: JP19790153876 19791128
 Priority number(s): JP19790153876 19791128

Report a data error here

Abstract of JP56076043

PURPOSE: To concentrate sensor parts at the point of a substrate and to improve the yield of products by a method wherein insulation between the sensor part and an electrolyte is performed by means of a semiconductor insulating film and a polysilicon doped with impurity is laminated for an intermediate wiring part. **CONSTITUTION:** On a semiconductor substrate 1, a common drain area 5 and plural source areas 2-1, 2-2 are formed. Wiring is performed between source electrodes S-1 and S-2 corresponding to the source areas 2-1, 2-2 by means of a polysilicon 7-2 containing impurity by using an SiO₂ film. And further, using an oxide film, wirings are performed between other areas and the corresponding source electrodes by sequentially laminating a polysilicon 7-1, thus, the compound field effect transistor for ion sensor being constituted. With this, an inner wiring is performed optionally and insulation for blood, etc. is easily performed. And further, a size can be made small and a diffusion process can be reduced.



Data supplied from the esp@cenet database - Worldwide

BEST AVAILABLE COPY

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭56—76043

⑬ Int. Cl.³

G 01 N 27/30

27/00

H 01 L 29/78

識別記号

庁内整理番号

7363—2G

6928—2G

6603—5F

⑭ 公開 昭和56年(1981)6月23日

発明の数 1

審査請求 未請求

(全 3 頁)

⑮ イオンセンサ用複合電界効果トランジスタ

埼玉県入間郡日高町下鹿山494

⑯ 出 願 人 新電元工業株式会社

東京都千代田区大手町2丁目2
番1号

⑰ 特 願 昭54—153876

⑱ 出 願 昭54(1979)11月28日

⑲ 発 明 者 伊藤善孝

明 細 書

1 発明の名称 イオンセンサ用複合電界効果
トランジスタ

2 特許請求の範囲

一導電型の半導体基体と該基体内に形成されたソース領域及びドレイン領域と該ソース領域及びドレイン領域間の該基体表面に形成されたゲート用絶縁膜を備えたイオンセンサ用電界効果トランジスタにおいて、1つの共通ドレイン領域と夫々独立した複数のソース領域を備え、一ソース領域と対応するソース電極側を該半導体基体上において不純物を含む多結晶シリコンにより配線すると共に、前記多結晶シリコン上に半導体酸化膜を介して他のソース領域とこれに対応するソース電極間を配線せしめる不純物を含む多結晶シリコンを積層するようにしたこととを特徴とするイオンセンサ用複合電界効果トランジスタ。

3 発明の詳細な説明

本発明はイオンセンサ用電界効果トランジスタ(以下 I B F E T と称す。)の構造に関するものである。I B F E T はゲート絶縁膜上にゲート電極(金属)を設けることなく、これを電界効果例えば血液中に浸漬することにより血液と絶縁膜との界面に生ずる電位の変化によつて半導体表面(ソース、ドレイン間)の導電率が変わることを利用して血液中のイオン含量を検出するように構成されている。一般に I B F E T は生体センサとして利用する場合に、注射器(針)内等に挿入されて血管内で血液中に浸漬されるので、構造上①膜層であること、②特に血液中に浸漬されるセンサ部(ゲート部等)は該血液と完全に絶縁がなされていること及び③センサ出力を容易に外部に取出して来る電極構造(リード線を含む)を備えていること等が望ましい。図1図a、bはこの種の I B F E T の従来の構造を示す平面図及び図a-a'断面図で、図aにおいて1は一導電型(例えばP型)半導体基体、2は該基体1の一表面に設け

特開昭56-76043(2)

又、サイド(横方向)拡散が著しく幾何形状寸法等に余裕がないので小型化し難い。又、高温度長時間の拡散により基体(シリコン)1の結晶に欠陥を生じ製品歩留が低下したり或は工程が長時間になる等の難点がある。

一方近年、生体の生理的変動を的確に把握するため生体のpH、炭酸ガス(CO_2)、ナトリウム(Na^+)、カリウム(K^+)或は塩素(Cl^-)等の複数のイオン濃度の測定がなされているが、これらを同時に測定し得る複合ISFETが提案されているが、該複合ISFETは上記第1図の構造を利用したものも多く、これでは一チップ内の配置が平面的なため、形状特性が広くなる等大型化する欠点がある。本発明は係る点を鑑みセンサ部等と電界液の絶縁を酸化或は窒化シリコン等の半導体絶縁膜を用いて行い、又、中間配線部を不純物をドーブルしたポリシリコン(多結晶シリコン)により行うようにすると共に、該ポリシリコン上に該半導体絶縁膜(SiO_2)を介して該ポリシリコンを順次積層せ

に形成されたn型ソース拡散領域、3は該ソース領域2の両側に形成されたp型チャネルストップ領域、4はゲート部、5はn型ドレイン拡散領域、6は該基体1の全面を覆う如く形成された酸化シリコン膜(SiO_2)或は窒化シリコン膜(Si_3N_4)等の絶縁皮膜、8及びDはソース電極及びドレイン電極で夫々図示しない他の外部導出用リード線に接続される。係る構造のISFETはソース領域2及びドレイン領域5の表面幾何形状を細長く形成することにより先端部をセンサ(ゲート)部とし、又、後端をソース電極部及びドレイン電極部とすることにより該後端を血液に浸漬することなくリード線の取出しを容易にしている。然し乍ら該ソース及びドレイン領域の夫々先端及び後端間の中間部はその表面を絶縁皮膜6で保護されて内部配線用としての機能を要するためその抵抗値を低く形成することが要求される。このために拡散時に不純物を長時間拡散して高不純物濃度にしなければならず、これに伴い該ソース及びドレイン領域の拡散深さが深くなり、

- 3 -

しめることにより上述の欠点を一挙に排除した新規な複合ISFETを提供するものである。以下図面を用いて本発明を詳細に説明する。第2図(a)は本発明の一実施例構造を示す平面図及び同(a)図A-A断面図で第1図と同一符号は同等部分を示す。本発明は1つの共通ドレイン領域5と、夫々独立した複数のソース領域2-1、2-2と半導体基体1上に一ソース領域(2-2又は2-1)と対応するソース電極(8-2又は8-1)間を半導体絶縁膜(SiO_2 -1)を介して不純物を含むポリシリコン(7-2)により配線すると共に前記ポリシリコン(7-2)上に絶縁膜(SiO_2 -2)を介して他のソース領域(2-1)とこれに対応するソース電極(8-1)間を配線するポリシリコン(不純物を含む)(7-1)を順次積層するように構成したことを特徴とするものである。このような構成を持つ本発明のISFETは①OVD法(Chemical Vapor Deposition)等により形成できるポリシリコンにより容易に内部配線が任意形状にでき、しかも血液

- 5 -

- 4 -

等との絶縁が容易である。

②半導体基体の先端にセンサ部を集約できるので形状が小型にでき、又、拡散工程が短縮できしかもサイド拡散或は結晶欠陥が生じないために製品歩留が向上する。③夫々ソース領域をチャネルストップを挟んで帯状(紐状)に形成し、又、夫々ソース領域とソース電極間の配線をポリシリコンを積層することにより行っているためにISFETの形状は巾が狭く、細長く形成されるために注射針等への挿入が容易であり、又、生体の苦痛を回避できる等、特に複合センサ用として好適である。以上実施例においてはソース領域を長さ方向(横方向)に連続して設けた例について説明したが、この他第3図に示す如く巾方向(縦方向)に設けるようにしてもよい。第4図(a)は本発明の他の実施例構造を示す平面図及び同(a)図A-A断面図で半導体基体1の両面に共通ドレイン領域5を形成し、又、一面にはチャネルストップを挟んで複数のソース領域(2-1、2-2)を形成すると共に基体1の結晶軸等を利用した化学腐蝕

- 6 -

法等により夫々ソース領域(2-1, 2-2)からドレイン領域5に通するV字溝8, 8'を形成し更に該V字溝8, 8'の両面にゲート用絶縁膜(8102-81M)を設けるようにしたものである。このような所謂V-MOS型IBFETとすることにより巾を更に狭く、微細に構成できるので使用時小量の注射針に挿入が可能のために生体への侵襲を少なくできる。なお、この複合FETとして周知の縦型構造を採用するようにしてもよい。以上の説明から明らかなように本発明によれば構成簡単にして特に小型、微細化された複合IBFETが提供できるので実用上の効果は大きい。

4. 図面の簡単な説明

第1図は従来構造図、第2図、第3図、第4図は本発明の実施例構造図である。図において1は半導体基体、2, 2-1, 2-2はソース領域、3はチャネルストップ領域、4, 4-1, 4-2はゲート部、5はドレイン領域、6は絶縁皮膜、7

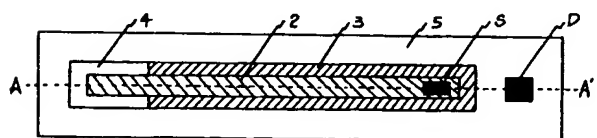
特開昭56-76043(3)

-1, 7-2はポリシリコン、8はV字溝、8', 8-1, 8-2はソース電極、Dはドレイン電極である。

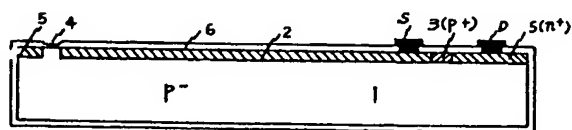
特許出願人 新電元工業株式会社

BEST AVAILABLE COPY

- 7 -

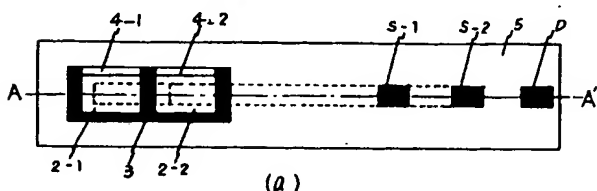


(a)

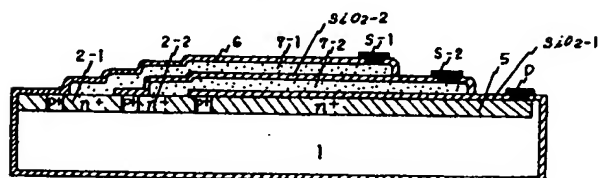


(b)

第1図



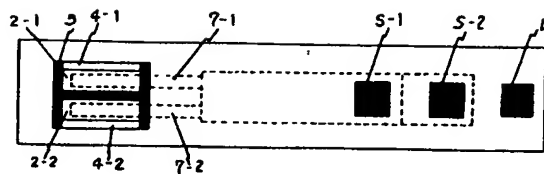
(a)



(b)

第2図

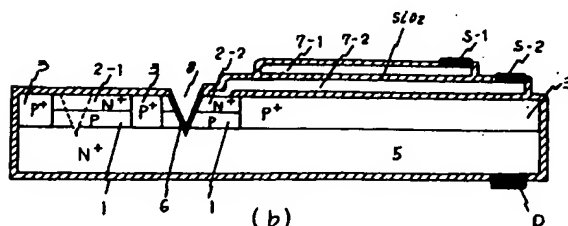
- 8 -



第3図



(a)



(b)

第4図